

101586543

PCT/JP 2005/001294

25. 1. 2005

PA 1229460

REC'D 10 FEB 2005

WIPO PCT

THE UNITED STATES OF AMERICA

TO ALL TO WHOM THESE PRESENTS SHALL COME:

UNITED STATES DEPARTMENT OF COMMERCE

United States Patent and Trademark Office

September 28, 2004

**THIS IS TO CERTIFY THAT ANNEXED HERETO IS A TRUE COPY FROM
THE RECORDS OF THE UNITED STATES PATENT AND TRADEMARK
OFFICE OF THOSE PAPERS OF THE BELOW IDENTIFIED PATENT
APPLICATION THAT MET THE REQUIREMENTS TO BE GRANTED A
FILING DATE UNDER 35 USC 111.**

APPLICATION NUMBER: 60/541,071

FILING DATE: February 03, 2004

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

**By Authority of the
COMMISSIONER OF PATENTS AND TRADEMARKS**



P. SWAIN
Certifying Officer



PROVISIONAL APPLICATION FOR PATENT COVER SHEET
 This is a request for filing a PROVISIONAL APPLICATION FOR PATENT under 37 CFR 1.53(c).

INVENTOR(S)			
Given Name (first and middle [if any])	Family Name or Surname	Residence (City and either State or Foreign Country)	
Yasuhito URASHIMA		Chiba	JAPAN
<input type="checkbox"/> Additional inventors are being named on the _____ separately numbered sheet(s) attached hereto			
TITLE OF THE INVENTION (500 characters max)			
GROUP III NITRIDE SEMICONDUCTOR LAMINATE			
CORRESPONDENCE ADDRESS			
Direct all correspondence to the address for SUGHRUE MION, PLLC filed under the Customer Number listed below:			
WASHINGTON OFFICE			
23373			
CUSTOMER NUMBER			
ENCLOSED APPLICATION PARTS (check all that apply)			
<input checked="" type="checkbox"/> Specification <input type="checkbox"/> Japanese Lang. <input type="checkbox"/> Number of Pages 9 <input type="checkbox"/> CD(s), Number _____ <input checked="" type="checkbox"/> Drawing(s) <input type="checkbox"/> Number of Sheets 6 <input type="checkbox"/> Other (specify) _____ <input type="checkbox"/> Application Data Sheet. See 37 CFR 1.76			
METHOD OF PAYMENT OF FILING FEES FOR THIS PROVISIONAL APPLICATION FOR PATENT			
<input type="checkbox"/> Applicant claims small entity status. See 37 CFR 1.27. <input checked="" type="checkbox"/> A check or money order is enclosed to cover the Provisional filing fees. The USPTO is directed and authorized to charge all required fees, except for the Issue Fee and the Publication Fee, to Deposit Account No. 19-4880. Please also credit any overpayments to said Deposit Account. <input type="checkbox"/> The USPTO is hereby authorized to charge the Provisional filing fees to our Deposit Account No. 19-4880. The USPTO is directed and authorized to charge all required fees, except for the Issue Fee and the Publication Fee, to Deposit Account No. 19-4880. Please also credit any overpayments to said Deposit Account.			
FILING FEE AMOUNT (\$) \$160.00			
The invention was made by an agency of the United States Government or under a contract with an agency of the United States Government. <input checked="" type="checkbox"/> No. <input type="checkbox"/> Yes, the name of the U.S. Government agency and the Government contract number are: <hr/>			

Respectfully submitted,

SIGNATURE 

DATE February 3, 2004

TYPED or PRINTED NAME Abraham J. Rosner

REGISTRATION NO. 33,276

TELEPHONE NO. (202) 293-7060

DOCKET NO. P79654

USE ONLY FOR FILING A PROVISIONAL APPLICATION FOR PATENT

【書類名】 明細書

【発明の名称】 III族窒化物半導体積層物

【技術分野】

【0001】

本発明は、発光ダイオード(LED)、レーザダイオード(LD)、電子デバイス等の作製に用いられるIII族窒化物半導体積層物に関する。特に、III族窒化物半導体成長用基板の加工条件を緩和し、特定の表面粗度を有する基板を用いたIII族窒化物半導体積層物に関する。

【背景技術】

【0002】

III族窒化物半導体は、可視光から紫外光領域に相当するエネルギーの直接遷移型のバンドギャップを持ち高効率な発光が可能であるため、LEDやLDとしての製品化が成されている。また窒化アルミニウムガリウム(AlGaN)と窒化ガリウム(GaN)とのヘテロ接合界面では、III族窒化物半導体に特徴的な圧電効果による2次元電子層が発現するなど、電子デバイスとしても従来のIII-V族化合物半導体では得られない特性が得られるポテンシャルを持っている。

【0003】

しかしながらIII族窒化物半導体は、単結晶の育成温度下では2000気圧に及ぶ窒素の解離圧があるため、単結晶の育成が困難であり、他のIII-V族化合物半導体のようにエピタキシャル成長に使用する基板として、そのIII族窒化物半導体の単結晶基板を利用することは現状では困難である。そこで、エピタキシャル成長に使用する基板としては、サファイア(Al₂O₃)単結晶や炭化珪素(SiC)単結晶等の異種の材質からなる基板が用いられる。

【0004】

これらの異種基板と、その上にエピタキシャル成長させるIII族窒化物半導体結晶の間には大きな格子不整合が存在する。例えばサファイア(Al₂O₃)と窒化ガリウム(GaN)の間には16%、SiCと窒化ガリウムの間には6%の格子不整合が存在する。一般にこのような大きな格子不整合の存在する場合には、基板上に結晶を直接エピタキシャル成長させることができない。そこで、有機金属化学気相成長(MOCVD)法によりサファイア単結晶基板やSiC単結晶基板の上にIII族窒化物半導体結晶をエピタキシャル成長させる場合、特許第3026087号公報や特開平4-297023号公報に示されているように、窒化アルミニウム(AlN)やAlGaNで構成される低温バッファ層と呼ばれる層を基板の上にまず堆積し、その上に高温でIII族窒化物半導体結晶をエピタキシャル成長させる方法が一般に行われてきた。

【0005】

また、上記した低温バッファ層を用いた成長方法の他にも、例えば、特開2003-243302号公報などのように、加熱した基板上に、先ず、窒素元素/III族元素比を1000以下(窒素元素/III族元素比が0の場合を含む)としてIII族原料および窒素源(窒素元素/III族元素比が0の場合はIII族原料のみ)を供給し、III族窒化物半導体を形成した後、III族原料と窒素源を用いてIII族窒化物半導体単結晶をエピタキシャル成長させる方法が提案されている。

【0006】

一方、基板に関しては、表面が平滑で結晶性の優れたIII族窒化物半導体を得るために表面粗さが極めて小さな基板が必要とされており、例えば、特開2002-255694号公報では表面粗さがR_ms値で0.1nm以下、R_a値で0.06nm以下の基板上に上記のバッファ層を設けた後、III族窒化物半導体単結晶を成長させている。しかし、III族窒化物半導体成長用基板に用いられるサファイアや炭化珪素は硬度が高く、表面粗さを極めて小さくするには加工に多大の労力を要し、コストが増大するという問題点がある。

【0007】

また、特開2002-093726号公報では、転位密度を低減した結晶性の優れたII族空化物半導体を得るために、マスクを設けてエッチングすることにより表面に周期的な溝を作製した基板上にIII族空化物半導体単結晶を成長させている。しかし、マスクを設けることは工程が複雑となり、コストも増大する。,

【0008】

- 【特許文献1】特許第3026087号公報
- 【特許文献2】特開平4-297023号公報
- 【特許文献3】特開2003-243302号公報
- 【特許文献4】特開2002-255694号公報
- 【特許文献5】特開2002-093726号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

本発明の目的は、加工が容易で低成本の基板を用いて、表面が平滑で結晶性の優れたIII族空化物半導体積層物およびその積層物を用いたIII族空化物半導体発光素子を提供することである。

【課題を解決するための手段】

【0010】

上述した如く、III族空化物半導体単結晶を異種基板にエピタキシャル成長させる場合、例えば特許第3026087号公報、特開平4-297023号公報および特開2003-243302号公報等に提案されているバッファ層をまず基板表面に形成し、その後そのバッファ層上にIII族空化物半導体単結晶をエピタキシャル成長させることが一般的である。

【0011】

本発明者は、このようにバッファ層を介してIII族空化物半導体単結晶をエピタキシャル成長させた場合、基板に直接成長させた場合に比較し、III族空化物半導体単結晶が横方向に成長し易く、基板表面に特定の平均深さの溝を有するものを使用すれば、製造コストを抑えつつ、表面が平滑なIII族空化物半導体単結晶層を得られることを見出し、本発明を完成させたものである。

【0012】

即ち、本発明は以下の発明を提供する。

(1) 基板上に $A_1, Ga_{1-x}N$ ($0 \leq x \leq 1$) の柱状結晶または島状結晶からなるバッファ層を有し、該バッファ層上に A_1, In, Ga_{1-x}, N ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$) の単結晶層を有するIII族空化物半導体積層物であって、基板表面が平均深さ $0.01 \sim 5 \mu m$ の溝を非周期的に有することを特徴とするIII族空化物半導体積層物。

【0013】

(2) 溝の平均深さが $0.1 \sim 1 \mu m$ であることを特徴とする上記1項に記載のIII族空化物半導体積層物。

【0014】

(3) 基板がサファイア単結晶またはSiC単結晶であることを特徴とする上記1または2項に記載のIII族空化物半導体積層物。

【0015】

(4) バッファ層が柱状結晶を含むことを特徴とする上記1～3項のいずれか一項に記載のIII族空化物半導体積層物。

【0016】

(5) バッファ層の厚さが $1 \sim 100 nm$ であることを特徴とする上記1～4項のいずれか一項に記載のIII族空化物半導体積層物。

【0017】

(6) バッファ層が、窒素元素／III族元素比を1000以下（窒素元素／III族元素比が0の場合を含む）としてIII族原料および窒素源（窒素元素／III族元素比が0の場合はIII族原料のみ）を供給しつつ形成されたものであることを特徴とする上記1～5項のいずれか一項に記載のIII族窒化物半導体積層物。

【0018】

(7) 単結晶層の厚さが1～20μmであることを特徴とする上記1～6項のいずれか一項に記載のIII族窒化物半導体積層物。

【0019】

(8) 単結晶層が、窒素元素／III族元素比を1600～3200としてIII族原料および窒素源を供給しつつ形成されたものであることを特徴とする上記1～7項のいずれか一項に記載のIII族窒化物半導体積層物。

【0020】

(9) 単結晶層が、基板温度を1000～1300℃の範囲として形成されたものであることを特徴とする上記1～8項のいずれか一項に記載のIII族窒化物半導体積層物。

【0021】

(10) 基板温度が1050～1200℃の範囲であることを特徴とする上記9項に記載のIII族窒化物半導体積層物。

【0022】

(11) 請求項1～10のいずれか一項に記載のIII族窒化物半導体積層物の単結晶層上に、n型層、発光層およびp型層を含むIII族窒化物半導体層を有し、負極および正極がそれぞれ所定の位置に設けられていることを特徴とするIII族窒化物半導体発光素子。

【0023】

(12) III族窒化物半導体層がn型層、発光層およびp型層をこの順序で含み、負極および正極がそれぞれ該n型層およびp型層に設けられていることを特徴とする上記11項記載のIII族窒化物半導体発光素子。

(13) 表面に平均深さ0.01～5μmの溝を非周期的に有することを特徴とするII族窒化物半導体用基板。

【0024】

(14) 溝の平均深さが0.1～1μmであることを特徴とする上記13項に記載のII族窒化物半導体用基板。

【0025】

(15) 基板がサファイア単結晶またはSiC単結晶であることを特徴とする上記13または14項に記載のIII族窒化物半導体用基板。

【0026】

(16) 表面に平均深さ0.01～5μmの溝を非周期的に有する加熱された基板上に、窒素元素／III族元素比を1000以下（窒素元素／III族元素比が0の場合を含む）としてIII族原料および窒素源（窒素元素／III族元素比が0の場合はIII族原料のみ）を供給しつつAl_xGa_{1-x}N（0≤x≤1）からなるバッファ層形成する工程と、その後III族原料と窒素源を用いて、該基板上にAl_xIn_yGa_{1-x-y}N（0≤x≤1, 0≤y≤1, 0≤x+y≤1）の単結晶層を気相成長させる工程を有するIII族窒化物半導体積層物の製造方法。

【0027】

(17) 表面に平均深さ0.01～5μmの溝を非周期的に有する基板上に、基板温度400～600℃でIII族原料と窒素源を供給してAl_xGa_{1-x}N（0≤x≤1）からなる層を形成し、その後III族原料の供給を停止して、900～1000℃で熱処理するバッファ層形成工程と、その後III族原料と窒素源を用いて、該基板上にAl_xIn_yGa_{1-x-y}N（0≤x≤1, 0≤y≤1, 0≤x+y≤1）の単結晶層を気相成長させる工程を有するIII族窒化物半導体積層物の製造方法。

【発明の効果】

【0028】

本発明によれば、基板上に柱状結晶または島状結晶の $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) からなる層を設け、その上に $\text{Al}_y\text{In}_{1-y}\text{Ga}_{z-x}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 単結晶からなる層をエビタキシャル成長させることにより、基板表面が平均深さ $0.01 \sim 5 \mu\text{m}$ の溝を非周期的に有していても、表面が平滑で結晶性の優れたIII族窒化物半導体を得ることができる。

【0029】

即ち、本発明によれば、インゴットから切り出した基板の表面平滑化加工をすることなくして簡単な平滑化加工により、またはマスクを設けてのエッチングにより周期的な溝を形成することなく、表面が平滑で結晶性の優れたIII族窒化物半導体を得ることができるので、基板加工工程を大幅に簡略化でき、製造コストが低減する。

【発明を実施するための最良の形態】

【0030】

本発明のIII族窒化物半導体積層物の基板には、サファイア単結晶 (Al_2O_3 ; A面、C面、M面、R面)、スピネル単結晶 (MgAl_2O_4)、 ZnO 単結晶、 LiAlO_2 単結晶、 LiGaO_2 単結晶、 MgO 単結晶などの酸化物単結晶、 Si 単結晶、 SiC 単結晶、 GaAs 単結晶、および ZrB_2 などのホウ化物単結晶などの公知の基板材料を何ら制限なく用いることができる。これらの中でもサファイア単結晶または SiC 単結晶が好ましい。なお、基板の面方位は特に限定されない。また、ジャスト基板でも良いしオフ角を付与した基板であっても良い。

【0031】

基板は一般に単結晶インゴットから $250 \sim 1000 \mu\text{m}$ の厚みで切り出されるが、その際に表面に非周期的な溝状の加工傷が生じる。本発明においては、基板の表面に存在するこの非周期的な溝の平均深さを $0.01 \sim 5 \mu\text{m}$ の範囲とすることが好ましい。溝の平均深さが $5 \mu\text{m}$ を超えると半導体積層物表面の平滑性が悪くなるので好ましくない。また、溝の平均深さを $0.01 \mu\text{m}$ 以下に押さえることは加工に手間が掛かり、製造コストが増大する。溝の平均深さはさらに好ましくは $0.1 \sim 1 \mu\text{m}$ の範囲であり、特に好ましくは $0.2 \sim 0.5 \mu\text{m}$ の範囲である。

【0032】

本発明において「非周期的」とは、各溝の方向が一定でないか、または方向が一定でもその間隔が一定ではないことを意味する。図1は実施例1で作製したIII族窒化物半導体積層物の断面のSEM写真(倍率2000倍)であり、図2は図1を模式的に示した図である。図2において、A、B、C、D、EおよびFの6ヶ所に溝が存在するが、その間隔は一定ではない。

【0033】

また、本発明において「溝」とは、基板の断面SEM写真において基板表面の最高部(図2におけるa)と最低部(図2におけるb)との中間面(図2におけるc)よりも低く、かつ、基板面が極小となっている個所を意味する。そして溝の「平均深さ」とは、中間面の深さ(図2におけるh)を意味する。

【0034】

基板表面の溝の深ささえ上記の範囲を満足していれば、溝の幅と間隔は半導体表面の平滑性に大きく影響しない。一般に、基板表面の溝の幅は、 $0.1 \sim 10 \mu\text{m}$ の範囲であり、溝の間隔は $5 \sim 20 \mu\text{m}$ の範囲である。

【0035】

インゴットからの基板の切り出しは、電着ワイヤーソウで一括スライスする方法、内刃式ブレードを用いて枚葉処理する方法等、公知の方法を何ら制限なく用いることができる。これらの中でも、電着ワイヤーソウで一括スライスする方法は一度の切断工程で同時に多数枚処理できるので好ましい。

【0036】

インゴットから切り出された基板は、溝の平均深さが $5 \mu\text{m}$ 以上の場合等、必要に応じ

て各種砥石、例えばダイヤモンドによる研磨等定厚加工を行なってよい。

【0037】

インゴットから切り出された基板または定厚加工を受けた基板の表面には加工変質層が存在する。この加工変質層は後のバッファ層および単結晶層の形成に悪影響を及ぼす可能性が高いので、除去することが好ましい。

【0038】

加工変質層の除去は、例えば800～1000°Cでの熱酸化法、O₂プラズマ等による犠牲酸化法、ハロゲン系ガスプラズマによるエッチング法、基板温度1500～1800°Cでの表面昇華法および熱磷酸ならびに溶融KOH等によるエッチング法等が一般に行なわれており、これらの方法を何ら制限なく用いることができる。

【0039】

バッファ層はAl_{1-x}Ga_xN (0 ≤ x ≤ 1) で表わされるAlおよび/またはGaとNからなる化合物であるが、その組成は、その上に成長させるIII族窒化物半導体単結晶に応じて適宜選択すればよく、Gaを含まないAlNのみ、あるいはAlを含まないGaNのみであってもよい。

【0040】

バッファ層は当業者に周知の特定の製法で形成される。その一つは、加熱した基板上に、窒素元素/III族元素比を1000以下(窒素元素/III族元素比が0の場合を含む)としてIII族原料および窒素源(窒素元素/III族元素比が0の場合はIII族原料のみ)を供給しつつAl_{1-x}Ga_xN (0 ≤ x ≤ 1) からなるバッファ層を形成する方法であり、詳細は例えば特開2003-243302号公報に開示されている。窒素源を特別に供給しなくとも、Al_{1-x}Ga_xN (0 ≤ x ≤ 1) からなる層が形成されるのは、反応炉の壁面、天板およびサセプタ等に付着した付着物の分解によって窒素が供給されるからである。

【0041】

別の方法は、基板温度を400～600°C程度の比較的低温度にして、基板上にIII族原料と窒素源を供給してAl_{1-x}Ga_xN (0 ≤ x ≤ 1) からなる層を形成し、その後III族原料の供給を停止して、900～1000°Cで結晶化と呼ばれる熱処理を行なう方法であり、いわゆる低温バッファ層として、例えば特許第3026087号公報や特開平4-297023号公報等にその詳細が開示されている。

【0042】

バッファ層を構成するAl_{1-x}Ga_xN (0 ≤ x ≤ 1) が島状結晶または柱状結晶であると、その上に成長させるIII族窒化物半導体単結晶の横方向成長が一段と促進されるので好ましい。

【0043】

島状結晶とは、幅が1nmから500nm、高さが5nmから100nm程度の島状の粒子塊が密集した結晶塊の集合を意味する。島状結晶の分布があまり密ではなく、結晶塊と結晶塊の間に基板表面が見えるような構造であっても構わない。図3は、実施例1のIII族窒化物半導体積層物の断面TEM写真(倍率200万倍)であり、図4は図3を模式的に示した図である。図4において、1、2および3がそれぞれ島状結晶である。

【0044】

柱状結晶とは、幅が0.1nmから100nm、高さが10nmから500nm程度の柱状の粒子が集合した結晶を意味する。図5は、実施例4のIII族窒化物半導体積層物の断面TEM写真(倍率50万倍)であり、図6は図5を模式的に示した図である。図6において、11、12および13がそれぞれ柱状結晶である。

【0045】

バッファ層の厚さは、5nm以上が好ましい。5nm以下では表面が平滑な半導体積層物が得られない。さらに好ましくは10nm以上である。柱状結晶の場合、20nm以上が特に好ましい。膜厚の上限は必ずしも限定するものではないが、200nm以上にしてその上の窒化物半導体単結晶のエピタキシャル成長の膜厚依存は顕著ではない。逆に、

必要以上の膜厚にすることは、成長に掛かる時間を長くするだけであり、望ましいことはない。好ましくは100 nm以下の膜厚であるとよい。バッファ層が島状結晶または柱状結晶の場合、バッファ層と単結晶層の界面は一般に凹凸を有するが、一番高い個所をもつてバッファ層の厚さとする。

【0046】

バッファ層を形成するためのIII族原料としてトリメチルアルミニウム(TMA)、トリエチルアルミニウム(TEA)、ターシャリブチルアルミニウム、トリメチルガリウム(TMGA)、トリエチルガリウム(TEG)、ターシャリブチルガリウム、およびこれらの混合物などを用いることが出来る。窒素源としては、アンモニア、ヒドラジン類、アルキルアミン類およびこれらの混合物を用いることができる。キャリアガスとしては、水素、窒素およびこれらの混合物を用いることができる。

【0047】

バッファ層上に形成される、一般式 $Al_xIn_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$) で表わされる単結晶層の組成は目的とする半導体素子に応じて適宜選択すればよいが、横方向への成長という観点からは、アンドープもしくは比較的低濃度のn型のSi、Geドープまたは目的によってはp型のMgドープの $Al_xIn_yGa_{1-x-y}N$ が好ましい。

【0048】

基板表面の凹凸を吸収して平滑な表面を有する半導体積層物を得るためにには、単結晶層の厚さはある程度必要であり、 $1 \mu m$ 以上が好ましい。さらに好ましくは $2 \mu m$ 以上、特に好ましくは $3 \mu m$ 以上である。上限は別にないが、素子特性をも鑑みて、必要以上に厚くしてもコストが増大するだけであるから、本発明では $20 \mu m$ もあれば、良好な平滑性が得られ十分である。好ましくは $10 \mu m$ 以下である。

【0049】

$Al_xIn_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$) 単結晶の成長方法および条件は各種の方法および条件が周知であり、 $Al_xIn_yGa_{1-x-y}N$ 単結晶が成長しさえすれば、如何なる方法および条件を用いてもよい。

【0050】

横方向への成長を促進するという観点から、基板温度は $1000 \sim 1300^\circ C$ と高目に設定することが好ましく、さらに好ましくは $1050 \sim 1200^\circ C$ に設定する。また、同様の観点から、原料ガスの窒素元素/III族元素比も $1600 \sim 3200$ と高目に設定することが好ましい。

【0051】

Al 、 Ga および N 源としては、バッファ層の場合と同様の原料を用いることができる。 In を含む組成の場合は、トリメチルインジウム(TMI)、トリエチルインジウム(TEI)、ターシャリブチルインジウム、シクロペンタジエニルインジウム等を原料として用いることができる。

【0052】

本発明のIII族窒化物半導体積層物にさらに各種組成および構造のIII族窒化物半導体単結晶層を形成することにより、目的とする半導体素子を製造することができる。例えば、目的とする素子が発光素子の場合、本発明のIII族窒化物半導体積層物上にさらにIII族窒化物半導体単結晶からなるn型層、発光層およびp型層を順次積層し、常法に従って、n型層およびp型層にそれぞれ負極および正極を設けることによって製造することができる。

【0053】

基板にSiC単結晶を用いる場合、SiC単結晶の導電性を利用して負極を基板に設けることもできる。その場合、 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 単結晶層には低濃度のSiまたはGe等のn型ドーパントをドーピングすることが好ましい。

また、p型SiC単結晶を基板に用い、 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 単結晶層にはMgをドーピングしてp型として、その上にp型層、発光層、n型層の順に積層して基板に

正極を、n型層に負極を設けて発光素子とすることもできる。

【実施例】

【0054】

(実施例1)

n-SiCインゴットから厚さ450μmの板状に#400の電着ワイヤーソウで一括スライスしてSiC単結晶基板を得た。この際に基板の加工面には0.1mmに数本から10本程度の密度で非周期的な溝からなる加工傷が形成された。その溝の深さは最大-最小の高低差で1μm程度、即ち平均深さで0.5μm程度であった。

【0055】

この基板をアセトンで有機洗浄した後、加工変質層を除去するためにドライエッティング装置を用いて、表面のエッティング処理を実施した。塩素系ガスを用いて、RFパワー1kW、バイアス300Wの条件で5分間のエッティング処理を行った。平均のエッティング深さは2μmとした。エッティング処理前に確認された非周期的な溝は相変わらず存在したが、最大-最小高低差で0.8μm、即ち平均深さで0.4μm程度に改善されていた。

【0056】

この塩素系ガスによるエッティング処理を行った基板表面のエッティング残渣を、さらにエッティング装置中で酸素を用いた酸化処理を行い表面の残渣を除去するとともに、炭化珪素基板の表面の酸化膜形成処理を行なった。この酸化膜形成はエピタキシャル成長直前にフッ酸処理を実施するまで、基板表面を清浄に保つための処理である。

【0057】

次に上記基板を用いて、その上にバッファ層および単結晶層を成長させ、本発明のIII族窒化物半導体積層物を作製する手順について説明する。

【0058】

酸化膜形成された基板は、エピタキシャル成長装置に導入する前にHF:H₂O=1:1の希フッ酸にて洗浄・乾燥を行ない、その後成長装置に導入した。基板をSiCコートされた黒鉛治具の上に設置し、黒鉛治具に挿入された熱電対にて測温・制御される成長装置中において水素を流した状態で1100℃まで昇温し、表面に残った自然酸化膜の除去を行なった。

【0059】

酸化膜除去後、温度を600℃まで低下させ、III族原料としてTMG中をバーリングさせた水素ガスを20sccm、窒素源としてNH₃を4slmの流量で10分間流し、その後III族原料の供給を止めて温度を900℃に上昇して5分間熱処理し、GaNからなるバッファ層を形成した。なお、scmは、標準状態の体積に換算してのcm³/min、slmは、標準状態の体積に換算しての1/minを意味する。

【0060】

次に、温度を1100℃まで昇温し、III族原料としてTMG中をバーリングさせた水素ガスを20sccm、窒素源としてNH₃を4slmの流量で供給し、GaN単結晶層を4μm成長させて、本発明のIII族窒化物半導体積層物を得た。GaN単結晶層の表面粗さはRa値で20nmであり、非常に平滑であった。

【0061】

図1は本実施例で得られたIII族窒化物半導体積層物の倍率2000倍における断面SEM写真であり、図2はその模式図である。これらの図から分かるように、SiC基板表面の溝は非周期的であり、その平均深さは0.4μmであった。また、図3および図4は倍率200万倍における断面TEM写真とその模式図である。これらの図からバッファ層は島状結晶であり、その厚さは10nmであることが分かる。

【0062】

(実施例2)

GaN単結晶層の成長温度を1000℃にしたことを除いて、実施例1と同様にIII族窒化物半導体積層物を作製した。得られた半導体積層物の表面にはピットが若干残存しており、その表面粗度はRa値で100nmであり、実施例1よりは劣ったが、十分な平

滑性を有した。

【0063】

(実施例3)

実施例1のIII族窒化物半導体積層物を用いて、GaN系の460nm発光波長をもつ発光素子を当業界周知の方法で作製した。

【0064】

即ち、実施例1において、GaN単結晶層の成長に引き続いて、ドーパントとしてSiH₄を用い、キャリア濃度が $1 \times 10^{19}/\text{cm}^3$ のシリコンドープGaN層からなるn型層を積層した。その後、基板温度を750℃に下げ、発光層としてIn_{0.16}Ga_{0.84}N(3nm厚)/GaN(7nm厚)の5周期からなるMQWを積層し、再度基板温度を上げてマグネシウムドープGaN層からなるp型層を100nm積層した。

【0065】

次に、通常のフォトリソ工程とドライエッティング工程によりp型層および発光層の一部を除去してシリコンドープのn型層を露出させ、Ti/AIからなる負極を形成し、残りのp層上にはNiO/Auからなる透光性電極とAuからなるパッド電極から構成される正極を形成し、発光素子とした。

【0066】

この発光素子の性能を評価したところ、電流20mAで発光出力4mW、順方向電圧3.2Vと良好な性能を示した。

【0067】

(実施例4)

実施例1で板状に切り出した基板に、#400ダイヤモンドで350μmまで定厚加工を施し、その表面粗さを改善した。基板表面には周期性・方向性を持たない溝からなる加工傷ができ、その深さは最大一最小の高低差で0.6μm程度、即ち平均深さで0.3μmとなり、定厚加工前よりも改善されていた。

【0068】

加工変質層除去のために、240℃の熱磷酸を用いて、10分間エッティング処理した。基板表面の溝の深さは最大一最小で0.4μm程度、即ち平均深さで0.2μmに低減した。エッティング後の基板は水洗した後、熱酸化炉にて表面に酸化膜を形成した。

【0069】

バッファ層の形成は特開2003-243302号公報に開示の方法で行なった。即ち、基板表面上の自然酸化膜の除去までは実施例1と同様に行ない、その後基板温度を1100℃に保ったまま、アンモニア配管のバルブを開き、アンモニアの炉内への流通を開始した。続いてTMGとTMAの配管のバルブを同時に切り替え、TMGとTMAの蒸気を含む水素ガスを反応炉内へ供給して、基板上にAlGaNからなるバッファ層を形成した。供給するTMGとTMAの混合比は、モル比率で2:1となるように調節し、アンモニアの量は窒素元素/III族元素比が85となるように調節した。

【0070】

6分間の処理の後、TMGとTMAの配管のバルブを同時に切り替え、TMGとTMAの蒸気を含む水素ガスの反応炉内への供給を停止した。続いてアンモニアの供給も停止し、そのまま3分間保持した。3分間のアニールの後、アンモニアガスの配管のバルブを切り替え、炉内にアンモニアガスの供給を再び開始した。そのまま4分間アンモニアを流通させた状態でアニールした。

【0071】

次に、GaN単結晶層の形成を行ない、本発明のIII族窒化物半導体積層物を作製した。GaN単結晶層の成長は、基板温度を1100℃に調節し、水素をキャリアガスとして、窒素元素/III族元素比が2000となるように、アンモニアを8slm、TMGの蒸気を含む水素ガスを20sccmの流量で供給して行なった。さらに、SiH₄を供給してシリコンをドーピングした。しかし、Si濃度が大きくなると結晶の縦方向成長速度が増加するので、Si濃度は比較的低濃度の $1 \times 10^{18}/\text{cm}^3$ になるようにSiH₄の

流量を調整した。

【0072】

得られた半導体積層物のGaN単結晶層表面の粗さはRa値で20nmと非常に平滑であった。また、図3および図4は本実施例のIII族窒化物半導体積層物の倍率50万倍における断面TEM写真とその模式図である。これらの図からバッファ層は柱状結晶であり、その厚さは50nmであることが分かる。

【0073】

(実施例5)

実施例4のIII族窒化物半導体積層物を用いて、実施例3と同様に発光素子を作製した。但し、SiC基板の導電性を利用するため、SiC基板裏面にニッケルを蒸着して負極とした。

この発光素子の性能を評価したところ、電流20mAで発光出力4mW、順方向電圧3.5Vと良好な性能を示した。

【産業上の利用可能性】

【0074】

本発明のIII族窒化物半導体積層物は発光ダイオード(LED)、レーザダイオード(LD)、電子デバイス等に利用すると、それらの製造工程が簡略化されて製造コストが低減し、その産業上の利用価値は非常に大きい。

【図面の簡単な説明】

【0075】

【図1】実施例1で作製したIII族窒化物半導体積層物の断面のSEM写真(倍率2000倍)である。

【図2】図1を模式的に示した図である。

【図3】実施例1で作製したIII族窒化物半導体積層物の断面のTEM写真(倍率200万倍)である。

【図4】図3を模式的に示した図である。

【図5】実施例4で作製したIII族窒化物半導体積層物の断面のTEM写真(倍率50万倍)である。

【図6】図5を模式的に示した図である。

【符号の説明】

【0076】

1~3…島状結晶

11~13…柱状結晶

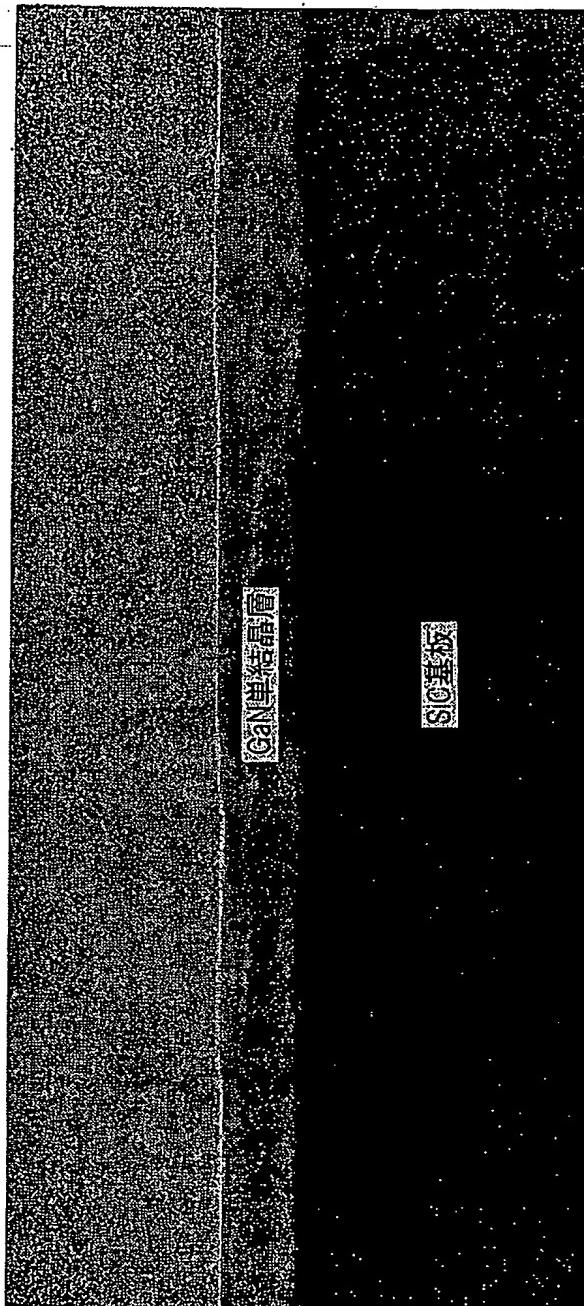
Yasuhito URASHIMA p79654
GROUP III NITRIDE....
Filing Date: February 3, 2004
Abraham J. Rosner 202-293-7060
1 of 6

2004-017368

【書類名】
【図 1】

図面

図 1

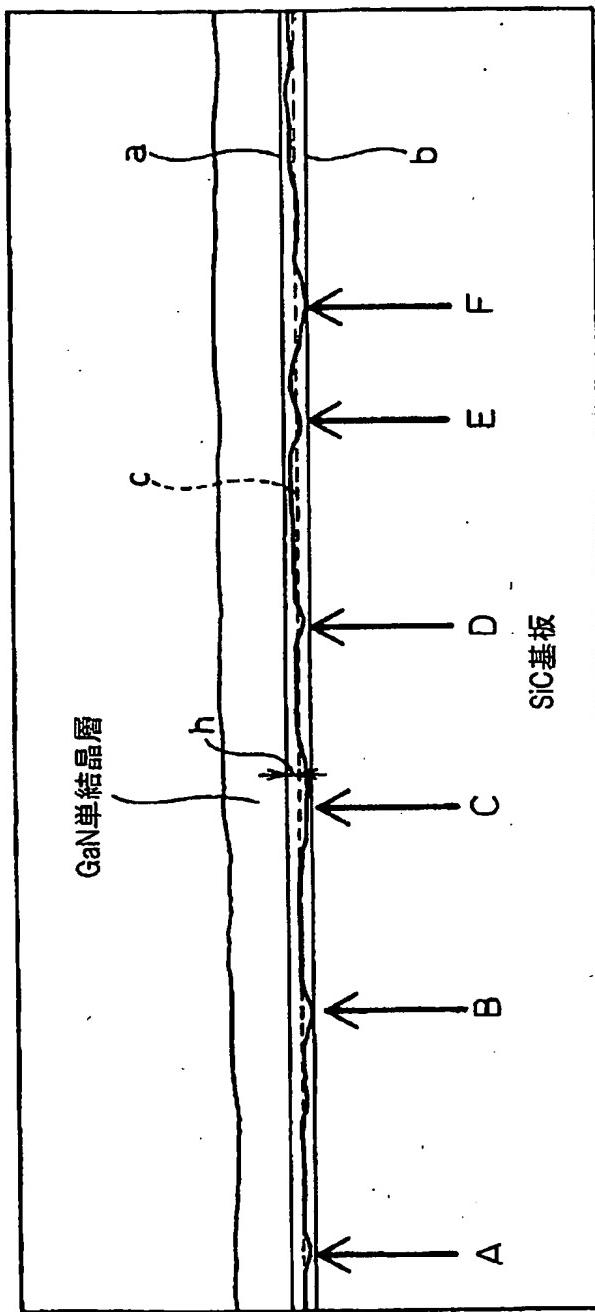


1/6

2004-017368

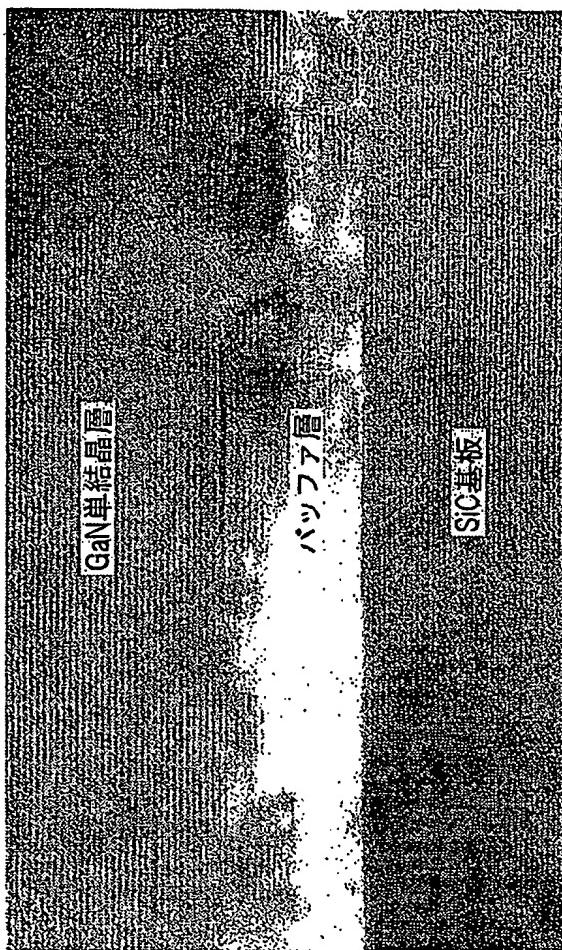
【図 2】

図2



【図3】

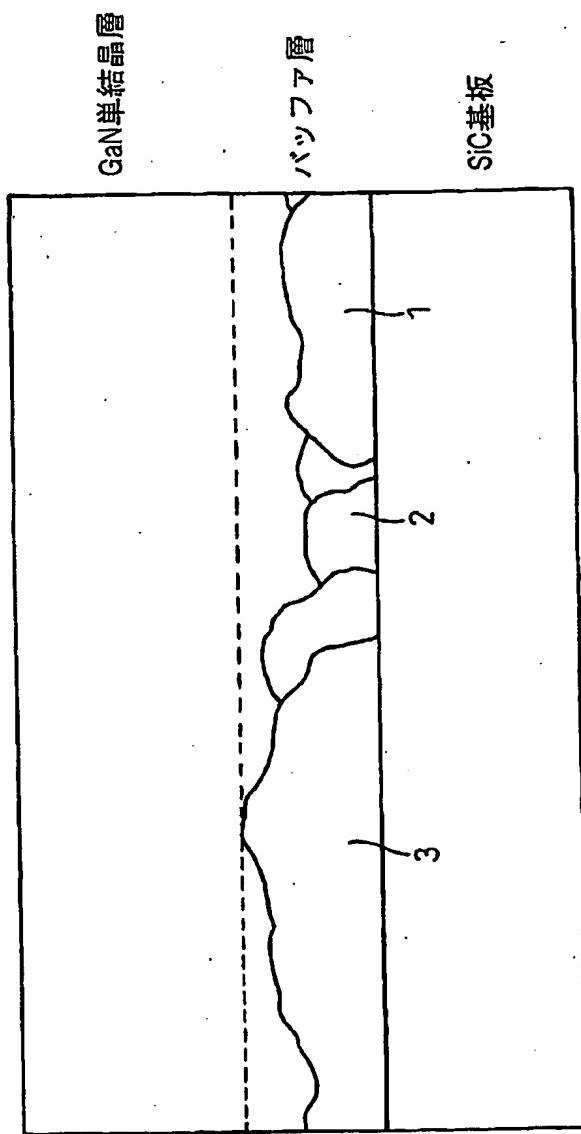
図3



GROUT INN TRADE....
Filing Date: February 3, 2004
Abraham J. Rosner 202-293-7060
3 of 6

【図4】

図4

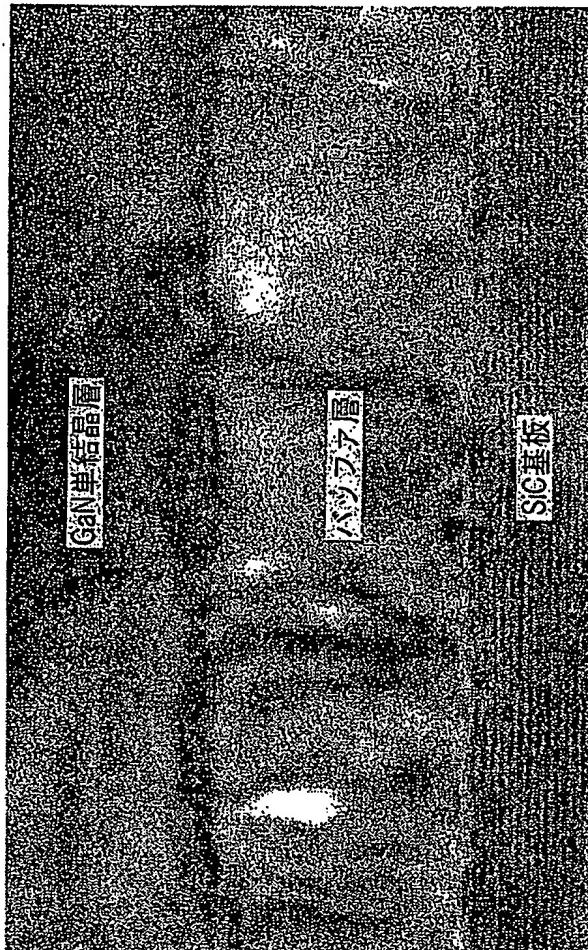


GROUP III NITRODE
Filing Date: February 3, 2004
Abraham J. Rosner 202-293-7060
5 of 6

2004-017368

【図 5】

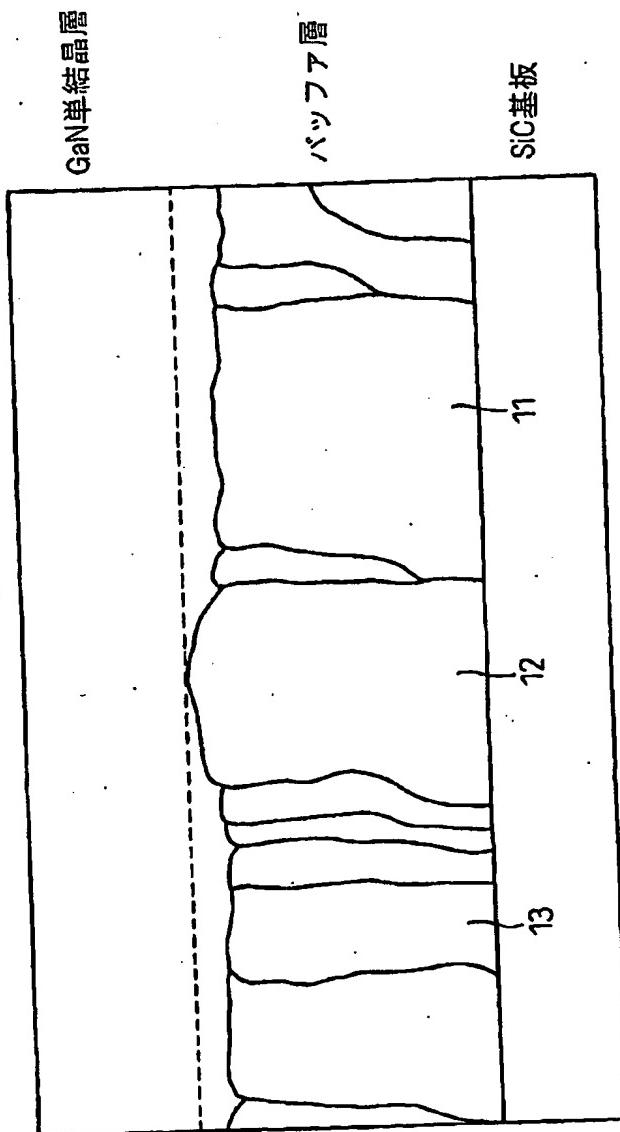
図 5



2004-017368

【図6】

図6



This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.